

A Reconfigurable Environment for Parallel High Performance Processing

Alessandro N. Ide, José H. Saito

Universidade Federal de São Carlos

Departamento de Computação

São Carlos, SP, Brasil, 13565-905

{ noriaki, saito }@dc.ufscar.br

ABSTRACT

This work proposes the construction of a reconfigurable environment for parallel high performance computing. This hardware is based on orthogonal memory and reconfigurable processors, PCI cards hosted on PC's, interconnected by a network and communicating with parallel environment software, MPI. To the validation of this proposal is made a performance analysis of the architecture with the implementation of an artificial neural network, known as neocognitron. The analysis of the architecture showed that its speed-up is linear in a wide range, where the implementation is appropriate. We conclude that the proposed architecture is able to be used to neural network hardware implementation. To obtain the best performance of the architecture, the neural network model should make use of massively parallel neural processing of the previously processed data that is the case of feedforward neural networks. This reconfigurable hardware is appropriate not only for the neocognitron but to process other artificial neural network families, as well as other algorithms involving parallel processing.

Keywords: reconfigurable computer, parallel processing, hardware implementation, neocognitron, fpga.

RESUMO

Este trabalho propõe a construção de um ambiente reconfigurável para computação paralela de alto desempenho. Este hardware é baseado em memória ortogonal e cartões PCI de processadores reconfiguráveis, hospedados em PC's, interconectados por uma rede e se comunicando através de um software de ambiente paralelo, MPI. Para validação da proposta é feita uma análise de desempenho da arquitetura com a implementação de uma rede neural artificial, conhecida como neocognitron. A análise da arquitetura mostrou um ganho de velocidade linear, onde a implementação do REOMP é apropriada. Nos concluímos que a arquitetura proposta é capaz de ser usada na implementação em hardware de redes neurais. Para obter maior desempenho da arquitetura, o modelo de rede neural deve fazer uso maciço de processamento paralelo dos dados processados no estágio anterior, como no caso das redes neurais progressivas. Este hardware reconfigurável é apropriado não somente para o neocognitron, mas para outras famílias de redes neurais, como também para outros algoritmos que envolvam processamento paralelo.

Palavras Chaves: computador reconfigurável, processamento paralelo, implementação em hardware, neocognitron, fpga.